

# MANUFACTURE OF POLYCRYSTALLINE SEMICONDUCTOR THIN FILM

**Publication number:** JP6252048

**Publication date:** 1994-09-09

**Inventor:** KURIYAMA HIROYUKI; KIYAMA SEIICHI

**Applicant:** GTC KK

**Classification:**

- **International:** C30B28/12; C30B29/06; C30B30/00; H01L21/20;  
C30B28/00; C30B29/06; C30B30/00; H01L21/02;  
(IPC1-7): H01L21/20; C30B28/12; C30B29/06;  
C30B30/00

- **European:**

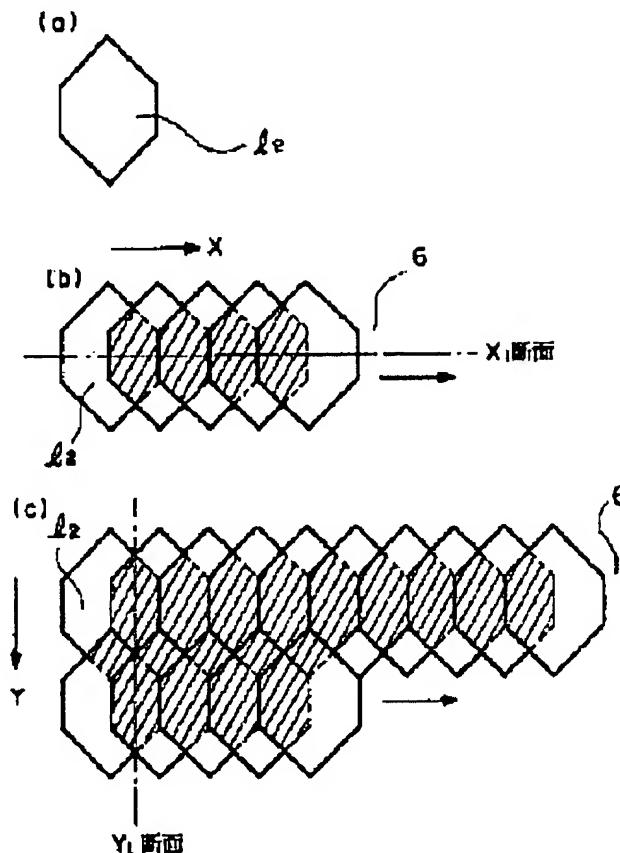
**Application number:** JP19930033739 19930223

**Priority number(s):** JP19930033739 19930223

[Report a data error here](#)

## Abstract of JP6252048

**PURPOSE:** To provide a method of manufacturing a polycrystalline semiconductor thin film which is capable of polycrystallizing the whole amorphous semiconductor thin film uniformly by equalizing the overlapping of laser beams in every part of the amorphous semiconductor thin film. **CONSTITUTION:** A pulse energy beam I<sub>2</sub>, whose cross section is a hexagon in the irradiation direction, is applied to an amorphous semiconductor thin film 6 formed on a wafer. The hexagon-shaped pulse energy beam I<sub>2</sub> is scanned while a specified area is being overlapped in the array direction of a specified side of the hexagon. The cross section of the pulse energy beam in the irradiation direction is a rhombus where the pulse energy beam is scanned while its specified area is being overlapped in the direction parallel to a diagonal of the rhombus.



**BEST AVAILABLE COPY**

Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-252048

(43)公開日 平成6年(1994)9月9日

(51)Int.Cl.<sup>5</sup>  
H 01 L 21/20  
C 30 B 28/12  
29/06  
30/00

識別記号 庁内整理番号  
8122-4M  
8216-4G  
504 K 8216-4G  
8216-4G

F I

技術表示箇所

審査請求 有 請求項の数2 OL (全7頁)

(21)出願番号 特願平5-33739

(22)出願日 平成5年(1993)2月23日

(71)出願人 390028004

株式会社ジー・ティ・シー

東京都中央区東日本橋1丁目6番5号

(72)発明者 栗山 博之

東京都中央区東日本橋1-6-5 株式会  
社ジー・ティ・シー内

(72)発明者 木山 精一

東京都中央区東日本橋1-6-5 株式会  
社ジー・ティ・シー内

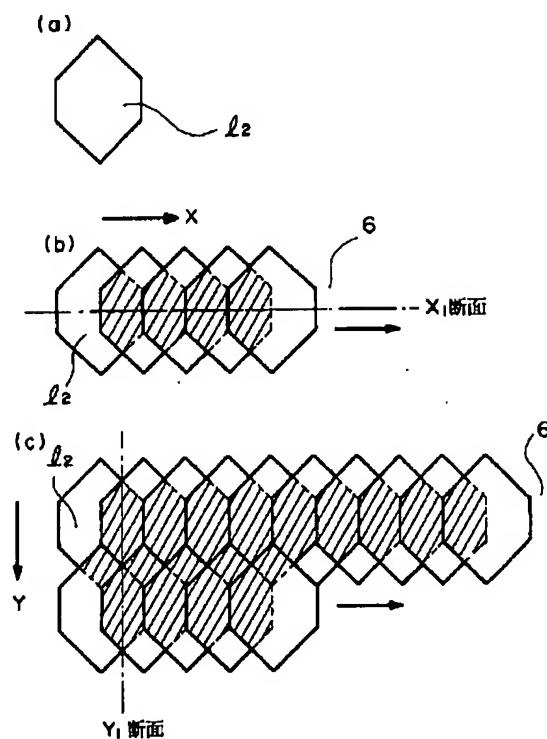
(74)代理人 弁理士 志賀 正武 (外2名)

(54)【発明の名称】 多結晶半導体薄膜の製造方法

(57)【要約】

【目的】 非晶質半導体薄膜の各部におけるレーザビームの重複量を等しくすることにより、該非晶質半導体薄膜全体を均一に多結晶化することができる多結晶半導体薄膜の製造方法を提供する。

【構成】 基板上に設けられた非晶質半導体薄膜6に、照射方向の断面形状が六角形のパルスエネルギービーム $l_2$ を照射し、該パルスエネルギービーム $l_2$ を前記六角形の所定の辺の配列方向に所定の面積を重複させつつ走査することを特徴とする。また、前記パルスエネルギービームの照射方向の断面形状を菱形とし、パルスエネルギービームを、前記菱形の対角線方向に所定の面積を重複させつつ走査することを特徴とする。



## 【特許請求の範囲】

【請求項1】 基板上に設けられた非晶質半導体薄膜にパルスエネルギーーピームを照射し、このパルスエネルギーーピームを前記非晶質半導体薄膜の面方向に走査することにより、該非晶質半導体薄膜を多結晶化する多結晶半導体薄膜の製造方法において、

前記パルスエネルギーーピームの照射方向の断面形状を六角形とし、

該パルスエネルギーーピームを、前記六角形の所定の辺の配列方向に所定の面積を重複させつつ走査することを特徴とする多結晶半導体薄膜の製造方法。

【請求項2】 基板上に設けられた非晶質半導体薄膜にパルスエネルギーーピームを照射し、このパルスエネルギーーピームを前記非晶質半導体薄膜の面方向に走査することにより、該非晶質半導体薄膜を多結晶化する多結晶半導体薄膜の製造方法において、

前記パルスエネルギーーピームの照射方向の断面形状を菱形とし、

該パルスエネルギーーピームを、前記菱形の対角線方向に所定の面積を重複させつつ走査することを特徴とする多結晶半導体薄膜の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、ガラス基板等の絶縁性基板上に、低温プロセスを用いて均一な多結晶半導体薄膜を製造する方法に関するものである。

## 【0002】

【従来の技術】 近年、液晶ディスプレイ用や密着型イメージセンサ等の駆動素子用の半導体材料として、薄膜半導体の研究が盛んに行なわれている。これは、この薄膜半導体が従来からの単結晶半導体と異なり、ガラス等の絶縁性基板に形成でき、かつ大面积化が容易という特徴を有するためである。従来、このような薄膜半導体としては、非晶質シリコン薄膜が主流であったが、移動度が非常に小さい ( $\mu = 0.1 \sim 1 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ ) ために、その応用分野が制限されている。そこで、前記非晶質シリコン薄膜に替わる材料として、低温プロセスを用いて大面积の薄膜を形成することが可能な多結晶シリコン薄膜の研究が活発化している。この多結晶シリコン薄膜は、非晶質シリコン薄膜と比較して3桁近く高いキャリア移動度が得られる。したがって、多結晶シリコン薄膜の製造方法を確立することができれば、これまで、シリコンウエハーに作製していた集積回路 (IC) チップを基板上に実装することができ、ワイヤボンディング等で接続していた周辺の駆動回路を同一基板上に薄膜駆動回路として一体化することができ、実装、配線等の製造コストの削減、コンパクト化を実現することができる。

【0003】 多結晶シリコン薄膜の製造方法の1つに、エキシマレーザ等の短波長レーザ光を用いた再結晶化法がある。図5は、高エネルギーーピーム再結晶化装置の概

10

20

30

40

50

略構成図である。図において、1はエキシマレーザ、2はミラー、3はホモジナイザー等からなる均一光学系、4は石英窓5が設けられた真空チャンバーである。この高エネルギーーピーム再結晶化装置を用いて非晶質シリコン薄膜を多結晶化するには、まず、真空チャンバー4内の所定位置に非晶質シリコン薄膜6が形成されたガラス基板7を配置し、該真空チャンバー4内を排気し所定の真空中度にする。この真空中に必要に応じてAr等の不活性ガスを導入する場合もある。次いで、エキシマレーザ1からレーザビーム(パルスエネルギーーピーム)1<sub>1</sub>を出射する。このレーザビーム1<sub>1</sub>は、ミラー2により反射され、均一光学系3を透過する際に照射方向の断面形状が矩形状とされるとともにビームが均一化され、石英窓5を透過し、ガラス基板7上の非晶質シリコン薄膜6に照射される。該非晶質シリコン薄膜6はレーザビーム1<sub>1</sub>によりナノ秒オーダで高速熱処理され、多結晶化される。

【0004】 非晶質シリコン薄膜6が大面积である場合、図6に示す様に、レーザビーム1<sub>1</sub>の照射方向の断面形状を正方形または長方形とし、該レーザビーム1<sub>1</sub>を非晶質シリコン薄膜6の面内の2方向、すなわちX軸方向またはY軸方向へ走査することにより、該非晶質シリコン薄膜6を多結晶化し、多結晶シリコン薄膜8とする。この場合、多結晶シリコン薄膜8の均一化を図るために、図7(a)に示す断面形状が正方形のレーザビーム1<sub>1</sub>を、図7(b)に示すように、レーザビーム1<sub>1</sub>の所定の辺の配列方向(同図ではX軸方向)に所定の面積を重複させつつ走査させ、さらに、図7(c)に示すように、レーザビーム1<sub>1</sub>の前記辺に隣接する所定の辺の配列方向(同図ではY軸方向)に所定の面積を重複させつつ移動させ、再度レーザビーム1<sub>1</sub>をX軸方向に所定の面積を重複させつつ走査させる。以上の操作を繰り返し実施することにより、大面积の非晶質シリコン薄膜6を多結晶化することができる。

【0005】 この再結晶化法は、レーザ光のパルス幅がナノ秒オーダの高速熱処理であるために、再結晶化時間が極めて短く、表面のみの局所加熱となり、また、基板への熱影響がほとんど無いため、安価なガラス基板を用いることができる。また、非晶質シリコン薄膜を一旦溶融した後再結晶化するプロセスであるために、他の低温多結晶シリコン薄膜の製造方法において比較的よく用いられている、例えば、電気炉を用いて、600℃程度の温度で数十時間アニールする方法(固相成長法)と比較して、結晶粒内部に双晶等の欠陥が少ない結晶性に優れた薄膜を得ることができる。したがって、この薄膜を用いて作製した薄膜トランジスタ(TFT)において、高移動度の薄膜が容易に得られるために、最も有望視されている方法である。

## 【0006】

【発明が解決しようとする課題】 しかしながら、この再

結晶化法においては、図7(c)に示すように、レーザビーム $1_1$ をX軸方向及びY軸方向のそれぞれの方向へ、重複部 $k_x$ 及び重複部 $k_y$ だけ重複させつつ走査するために、X軸方向の重複量(パルス数)及びY軸方向の重複量(パルス数)は、重複部 $k_x$ 及び重複部 $k_y$ と、重複部 $k_x$ と重複部 $k_y$ とが重なった重複部 $k_{xy}$ 、各々において異なることとなる。多結晶シリコン薄膜には照射パルス数依存性があるために、レーザビーム $1_1$ の重複量が各部分により異なった場合、各部分毎に結晶性も異なってしまうという性質がある。例えば、図7(c)では、非重複部 $k_0$ と重複部 $k_x$ 、 $k_y$ 、及び重複部 $k_x$ 、 $k_y$ と重複部 $k_{xy}$ 、各々の部分の結晶性が異なることとなり、したがって、作製したデバイスの特性が非重複部 $k_0$ 、重複部 $k_x$ 、 $k_y$ 、重複部 $k_{xy}$ 、それぞれの部分において異なってしまうという問題があった。

【0007】そこで、図8に示すように、X方向の送りピッチを細かく取ればX方向の均一性を改善することができるが、Y軸方向の重複量が非重複部 $k_0$ と重複部 $k_{xy}$ とにおいて異なるためにやはり不均一部分が生じてしまうという問題があった。

【0008】この発明は、上記の事情に鑑みてなされたものであって、非晶質半導体薄膜の各部におけるレーザビームの重複量を等しくすることにより、該非晶質半導体薄膜全体を均一に多結晶化することができる多結晶半導体薄膜の製造方法を提供することを目的とする。

#### 【0009】

【課題を解決するための手段】上記課題を解決するために、この発明は次の様な多結晶半導体薄膜の製造方法を採用した。すなわち、この発明の請求項1記載の多結晶半導体薄膜の製造方法は、基板上に設けられた非晶質半導体薄膜にパルスエネルギー ビームを照射し、このパルスエネルギー ビームを前記非晶質半導体薄膜の面方向に走査することにより、該非晶質半導体薄膜を多結晶化する多結晶半導体薄膜の製造方法において、前記パルスエネルギー ビームの照射方向の断面形状を六角形とし、該パルスエネルギー ビームを、前記六角形の所定の辺の配列方向に所定の面積を重複させつつ走査することを特徴としている。

【0010】また、請求項2記載の多結晶半導体薄膜の製造方法は、基板上に設けられた非晶質半導体薄膜にパルスエネルギー ビームを照射し、このパルスエネルギー ビームを前記非晶質半導体薄膜の面方向に走査することにより、該非晶質半導体薄膜を多結晶化する多結晶半導体薄膜の製造方法において、前記パルスエネルギー ビームの照射方向の断面形状を菱形とし、該パルスエネルギー ビームを、前記菱形の対角線方向に所定の面積を重複させつつ走査することを特徴としている。

#### 【0011】

【作用】この発明の請求項1記載の多結晶半導体薄膜の製造方法では、前記パルスエネルギー ビームの照射方向

10

20

30

40

50

の断面形状を六角形とし、該パルスエネルギー ビームを、前記六角形の所定の辺の配列方向に所定の面積を重複させつつ走査する。これより、非晶質半導体薄膜の各部におけるレーザビームの重複量を等しくし、該非晶質半導体薄膜全体を均一に多結晶化する。

【0012】また、請求項2記載の多結晶半導体薄膜の製造方法では、前記パルスエネルギー ビームの照射方向の断面形状を菱形とし、該パルスエネルギー ビームを、前記菱形の対角線方向に所定の面積を重複させつつ走査する。これより、非晶質半導体薄膜の各部におけるレーザビームの重複量を等しくし、該非晶質半導体薄膜全体を均一に多結晶化する。

#### 【0013】

【実施例】以下、図面を参照して、この発明の多結晶半導体薄膜の製造方法の各実施例について説明する。

(第1実施例) 図1はこの発明の第1実施例の多結晶シリコン薄膜の製造方法を示す概念図である。図1に示す多結晶シリコン薄膜の製造方法が図5に示す従来の多結晶シリコン薄膜の製造方法と異なる点は、レーザビーム

(パルスエネルギー ビーム) $1_2$ の照射方向の断面形状を六角形とし、レーザビーム $1_2$ を、前記六角形の所定の辺の配列方向(図中X軸方向)に所定の面積を重複させつつ、非晶質シリコン薄膜6上を走査する点である。

【0014】以下、図1及び図5により、この多結晶シリコン薄膜の製造方法を更に詳しく説明する。まず、絶縁性基板上に非晶質シリコン薄膜を形成する。絶縁性基板としては、無アルカリガラスの表面にバッファ層としての $\text{SiO}_2$ 膜が形成されたガラス基板7を用いる。該ガラス基板7の上に、プラズマCVD法、LPCVD法、スパッタ法等を用いて、厚みが300~1500オングストロームの非晶質シリコン薄膜6を形成する。プラズマCVD法等を用いた非晶質シリコン薄膜は、形成直後においては多量の水素を含有しているので、550°C付近の温度で脱水素化処理を行い、レーザ照射時に前記水素の突発的な離脱に起因する膜荒れを防ぐ必要がある。

【0015】次いで、真空チャンバー4内の所定位置に非晶質シリコン薄膜6が形成されたガラス基板7を配置し、該真空チャンバー4内に排気し所定の真空中度にする。この真空中に必要に応じてAr等の不活性ガスを導入する場合もある。次いで、エキシマレーザ1からレーザビーム $1_2$ を出射する。レーザビーム $1_2$ の断面の大きさは、光学設計により、1辺の長さを1mm程度から15mm程度までの範囲内で任意に設定することが可能である。エキシマレーザ1としては、短パルスレーザである、F<sub>2</sub>、ArF、KrF、XeCl、XeF等を用いたエキシマレーザが好適に用いられ、そのエネルギー密度としては、200~500mJ/cm<sup>2</sup>が好適である。

【0016】このレーザビーム $1_2$ は、ミラー2により

反射され、均一光学系3を透過する際に照射方向の断面形状が六角形とされるとともにビームが均一化され、石英窓5を透過し、ガラス基板7上の非晶質シリコン薄膜6に照射される。該非晶質シリコン薄膜6はレーザビーム1<sub>2</sub>によりナノ秒オーダで高速熱処理され、多結晶化される。

【0017】この方法では、図1(b)に示すように、レーザビーム1<sub>2</sub>を、該レーザビーム1<sub>2</sub>の照射方向の断面形状である六角形の所定の辺の配列方向(図中X軸方向)に、該六角形の一対の対辺間の長さの1/2づつ移動させて非晶質シリコン薄膜6上を走査させ、さらに、図1(c)に示すように、レーザビーム1<sub>2</sub>を、前記六角形の対角線方向(同図ではY軸方向)に所定の面積を重複させつつ移動させ、再度レーザビーム1<sub>2</sub>を、前記六角形の一対の対辺間の長さの1/2づつ移動させて非晶質シリコン薄膜6上を走査させる。以上の操作を繰り返し実施することにより、大面積の非晶質シリコン薄膜6全体を均一に多結晶化することができる。

【0018】この方法では、非晶質シリコン薄膜6のX軸方向の重複量(パルス数)及びY軸方向の重複量(パルス数)共に2回づつとなり、非晶質シリコン薄膜6の各部におけるレーザビームの重複量を大面積基板全域で等しくすることがわかる。したがって、該非晶質シリコン薄膜6全体を均一に多結晶化することができる。

【0019】図2は、上記実施例の多結晶シリコン薄膜にTFT素子を作製した場合の、図1中のX<sub>1</sub>断面及びY<sub>1</sub>断面各々の方向におけるTFT素子の特性分布を示す図(実施例)であり、図3は、従来の多結晶シリコン薄膜にTFT素子を作製した場合の、図7中のX<sub>2</sub>断面及びY<sub>2</sub>断面各々の方向におけるTFT素子の特性分布を示す図(従来例)である。

【0020】実施例では、X<sub>1</sub>断面、Y<sub>1</sub>断面とともに、電界効果移動度が一定しており、TFT素子の特性が均一であるのに対し、従来例では、X<sub>2</sub>断面の重複部k<sub>1</sub>の電界効果移動度が非重複部k<sub>0</sub>に対して、同様にY<sub>2</sub>断面の重複部k<sub>1</sub>の電界効果移動度が重複部k<sub>0</sub>に対して、それぞれ突出しており、TFT素子の特性が不均一であることがわかる。これらの図から、上記実施例の多結晶シリコン薄膜にTFT素子を作製した場合では、従来例と比較してTFT素子の均一性が大幅に向上去していることがわかり、したがって、多結晶シリコン薄膜の結晶の均一性が従来と比べて大幅に向上去していることは明白である。

【0021】以上説明した様に、この多結晶シリコン薄膜の製造方法によれば、非晶質シリコン薄膜6の各部におけるレーザビームの重複量を大面積基板全域において等しくすることができ、該非晶質シリコン薄膜6全体を均一に多結晶化することができる。したがって、この多結晶シリコン薄膜を用いてデバイスを作製した場合、基板全体で特性ばらつきのないデバイス及び回路を得るこ

とができるという効果がある。

【0022】なお、重複量をさらに細かくした場合においても、送りピッチを走査方向のビーム長の整数倍とすれば、同様の効果を得ることができる。また、重複量を上記のように1/2とし、全体を何度も走査してもかまわない。また、レーザビームエッジ部の特性不均一については、この箇所の形状をできるかぎり急峻にすることにより、すなわち、エッジ領域の面積をできるだけ小さくすることにより、レーザビームエッジ部における特性不均一を小さくすることができる。この場合、光学設計の最適化により、この領域の巾を20μm以下にすることも可能である。また、レーザ照射時の基板温度を400℃程度に加熱保持した状態でレーザアニールすることにより、結晶の不均一性をさらに問題のないレベルまで回避することができる。

【0023】(第2実施例)図4はこの発明の第2実施例の多結晶シリコン薄膜の製造方法を示す概念図である。図4に示す多結晶シリコン薄膜の製造方法が図1に示す第1実施例の多結晶シリコン薄膜の製造方法と異なる点は、レーザビーム1<sub>3</sub>の照射方向の断面形状を菱形とし、該レーザビーム1<sub>3</sub>を、前記菱形の対角線方向(図中X軸方向)に所定の面積を重複させつつ、非晶質シリコン薄膜6上を走査する点である。

【0024】この方法では、図4(b)に示すように、レーザビーム1<sub>3</sub>を、該レーザビーム1<sub>3</sub>の照射方向の断面形状である菱形の対角線方向(図中X軸方向)に、該菱形の対角線の長さの1/2づつ移動させて非晶質シリコン薄膜6上を走査させ、さらに、図4(c)に示すように、レーザビーム1<sub>3</sub>を、前記菱形の他の対角線方向(同図ではY軸方向)に該対角線の長さの1/2移動させ、再度レーザビーム1<sub>3</sub>を、前記菱形の対角線方向(図中X軸方向)に、該菱形の対角線の長さの1/2づつ移動させて非晶質シリコン薄膜6上を走査させる。以上の操作を繰り返し実施することにより、大面積の非晶質シリコン薄膜6全体を均一に多結晶化することができる。

【0025】この方法においても、非晶質シリコン薄膜6のX軸方向の重複量(パルス数)及びY軸方向の重複量(パルス数)共に2回づつとなり、非晶質シリコン薄膜6の各部におけるレーザビームの重複量を等しくすることができ、したがって、該非晶質シリコン薄膜6全体を均一に多結晶化することができる。以上説明した様に、この多結晶シリコン薄膜の製造方法においても、上記第1実施例の多結晶シリコン薄膜の製造方法と同様の効果がある。

【0026】

【発明の効果】以上説明した様に、この発明の請求項1または2記載の多結晶半導体薄膜の製造方法によれば、非晶質半導体薄膜の各部におけるレーザビームの重複量を等しくすることができ、該非晶質半導体薄膜全体を均

一に多結晶化することができる。したがって、この多結晶シリコン薄膜を用いてデバイスを作製した場合、従来において問題とされていたレーザビームの重複量に起因する特性のバラツキを改善することができ、基板全体で特性ばらつきのないデバイス及び回路を得ることができるという効果がある。

## 【図面の簡単な説明】

【図1】本発明の第1実施例の多結晶シリコン薄膜の製造方法を示す概念図である。

【図2】本発明の第1実施例の多結晶シリコン薄膜にTFT素子を作製した場合のTFT素子の特性分布を示す図である。

【図3】従来の多結晶シリコン薄膜にTFT素子を作製した場合のTFT素子の特性分布を示す図である。

【図4】本発明の第2実施例の多結晶半導体薄膜の製造方法を示す概念図である。

## 【図5】高エネルギービーム再結晶化装置の概略構成図

である。

【図6】高エネルギービーム再結晶化法の概念図である。

【図7】従来の多結晶半導体薄膜の製造方法を示す概念図である。

【図8】従来の他の多結晶半導体薄膜の製造方法を示す概念図である。

## 【符号の説明】

1 エキシマレーザ

2 ミラー

3 均一光学系

4 真空チャンバー

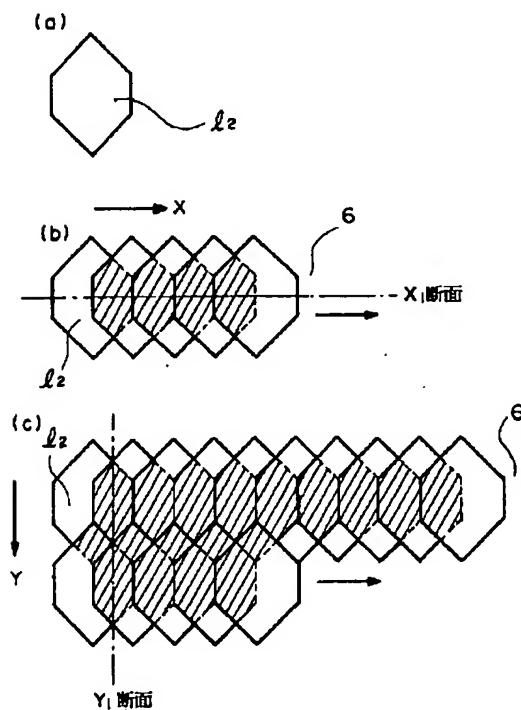
5 石英窓

6 非晶質シリコン薄膜（非晶質半導体薄膜）

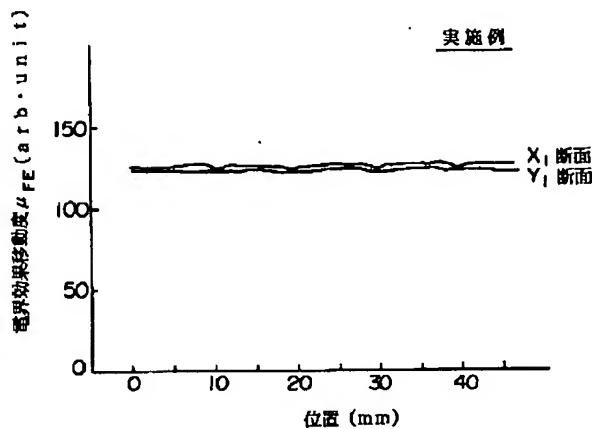
7 ガラス基板

1<sub>2</sub>, 1<sub>3</sub> レーザビーム

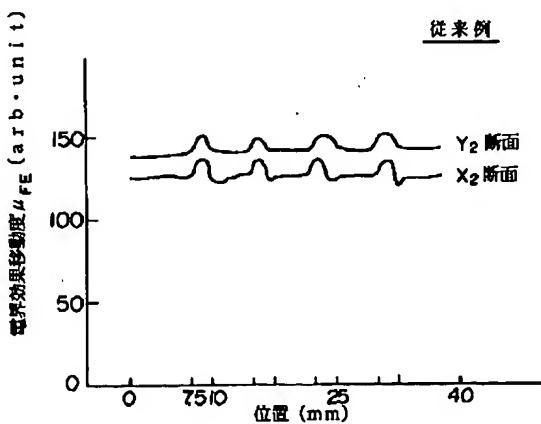
【図1】



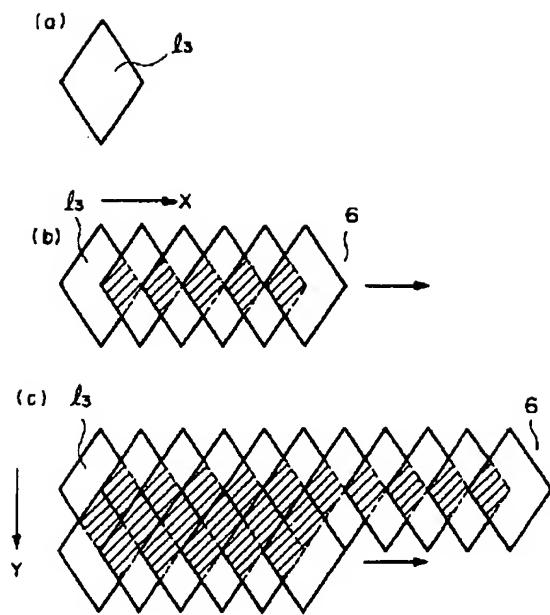
【図2】



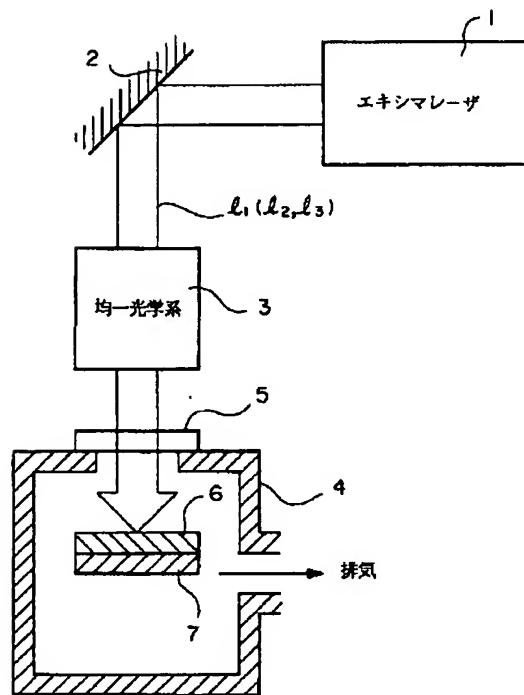
【図3】



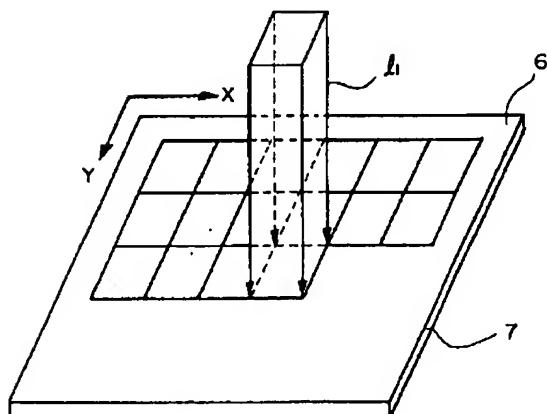
【図4】



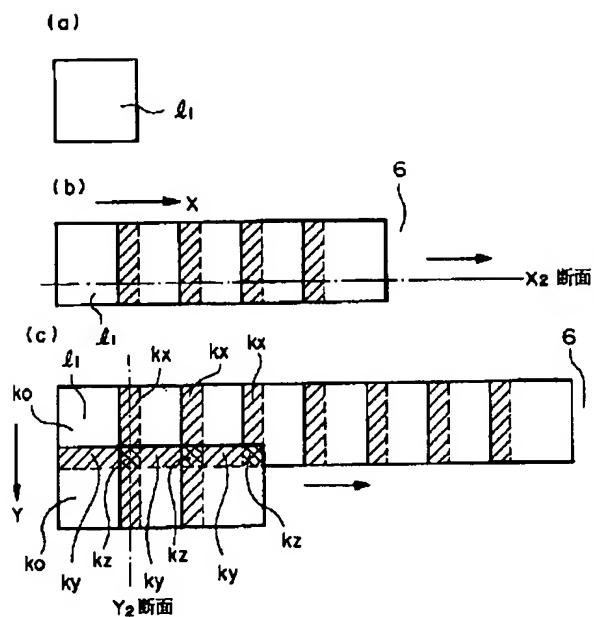
【図5】



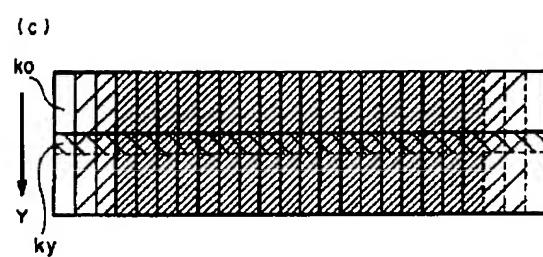
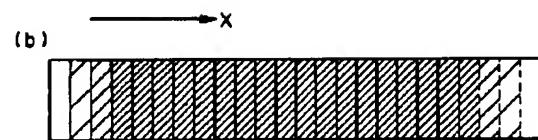
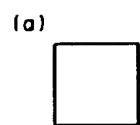
【図6】



【図7】



【図8】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**